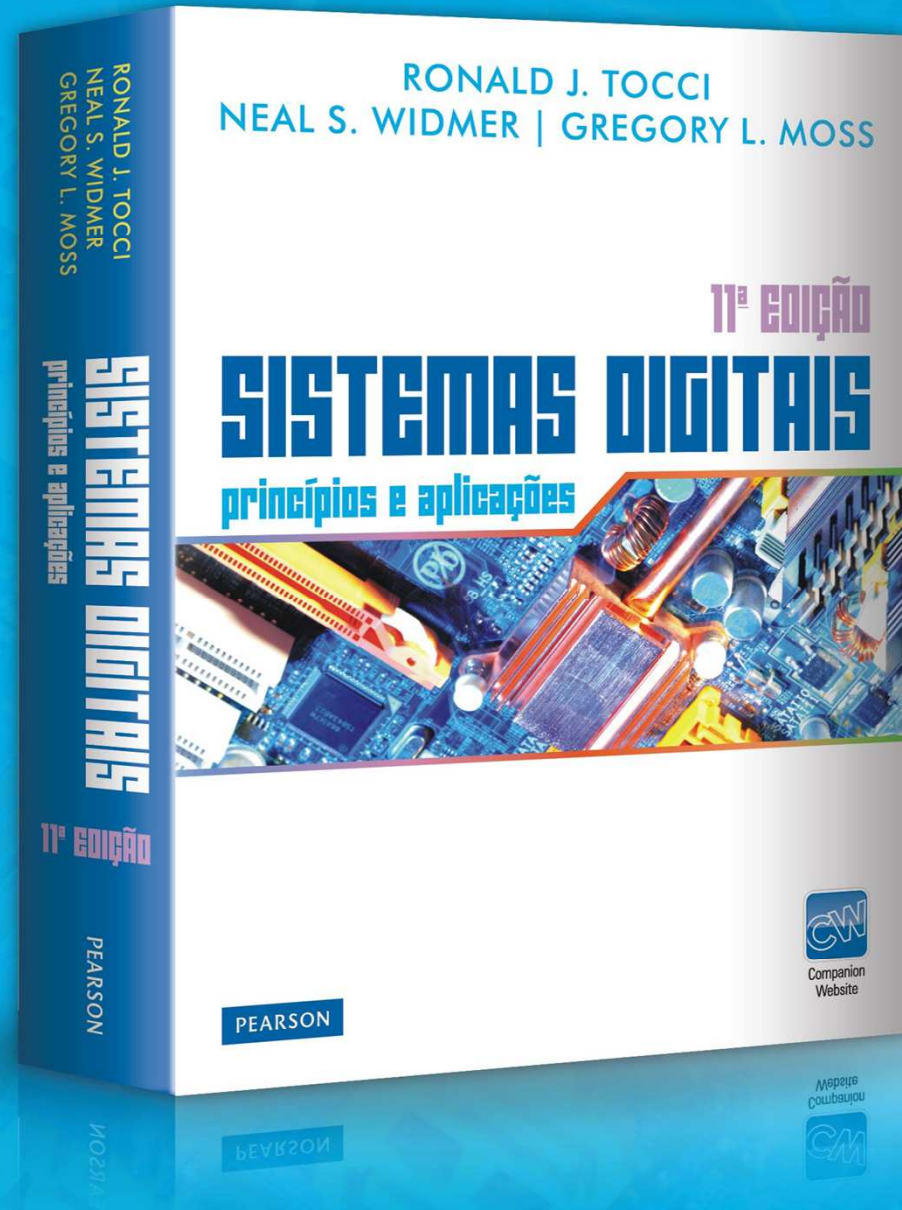


Capítulo 8

Famílias Lógicas e Circuitos Integrados



Temas abordados nesse capítulo são:

- Terminologia de CI Digital em tabelas de dados do fabricante.
- Características de várias séries TTL.
- Características de várias séries CMOS.
- Principais características e diferenças entre as famílias lógicas TTL, ECL, MOS, e CMOS.
- Considerações na interligação de circuitos digitais de diferentes famílias lógicas.
- Usando comparadores de tensão para permitir que um sistema digital seja controlado por sinais analógicos.
- Usando um gerador de pulso lógico e uma sonda lógica como ferramentas de resolução de problemas em circuitos digitais.

Introdução

- A tecnologia de CI Digital tem avançado rápido com integrações que podem ter mais de 1 milhão de portas lógicas.
- CIs contém mais circuitos em um volume pequeno, permitindo que o tamanho médio de quase qualquer circuito seja reduzido.

O custo é reduzido por causa da economia de se produzir em larga escala grandes quantidades dos mesmos dispositivos.

- CIs tornaram os sistemas digitais mais confiáveis por reduzir o número de interconexões externas de um dispositivo a outro. Protegido de soldagem mal feita, quebras ou curtos nos caminhos de conexão na placa do circuito, e outros problemas físicos.

Introdução

- CIs não podem trabalhar com correntes ou tensões muito altas.
O calor gerado em um espaço tão pequeno poderia causar aumento na temperatura acima dos limites aceitáveis.
Para níveis de tensão maiores, um circuito de interface é necessário, geralmente de componentes ou CIs de tensão especial.
- CIs não podem implementar certos dispositivos como indutores, transformadores, e grandes capacitores com facilidade.
Usado principalmente para executar operações de circuito de baixa tensão, comumente chamadas processamento de informação.
- Várias famílias lógicas se diferenciam pelo componente principal do circuito.
TTL e ECL usam transistores bipolares como elemento do circuito.
PMOS, NMOS, e CMOS usam transistores unipolares MOSFET.

8.1 Terminologia de CIs Digitais

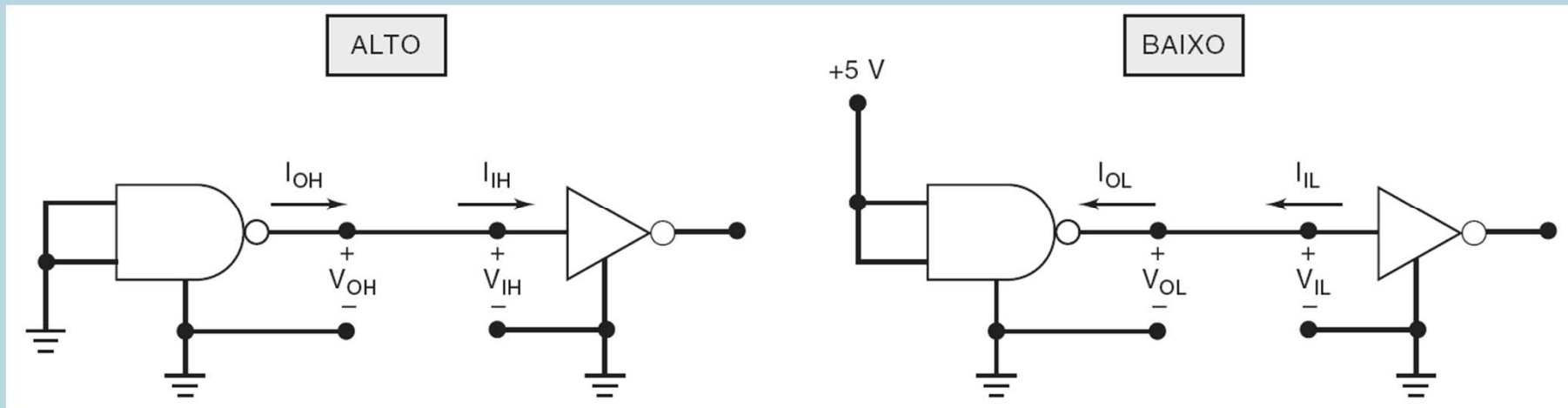
- **Nomenclatura e terminologia de CIs são razoavelmente padronizadas:**

$V_{IH}(\min)$ – Tensão de entrada de nível alto. O nível de tensão mínimo requerido para valor lógico 1 na entrada. Qualquer tensão abaixo desse nível não será aceita como ALTO (valor lógico 1) pelo circuito lógico.

$V_{IL}(\max)$ – Tensão de entrada de nível baixo. O nível de tensão máximo requerido para um valor lógico 0 na entrada. Qualquer tensão acima desse nível não será aceito como BAIXO (valor lógico 0) pelo circuito lógico.

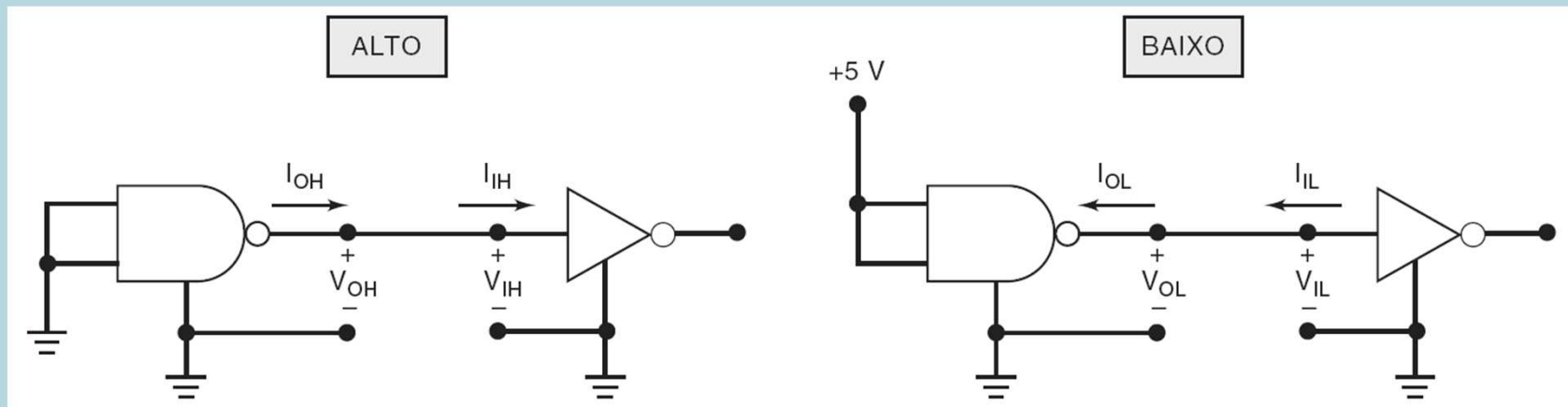
$V_{OH}(\min)$ – Tensão de saída de nível alto. O nível mínimo de tensão numa saída do circuito lógico no estado lógico 1 sob condições de carga definidas.

SISTEMAS DIGITAIS



8.1 Terminologia de CIs Digitais

- Nomenclatura e terminologia de CIs são razoavelmente padronizadas:



$V_{OL(max)}$ – Tensão de Saída de Nível Baixo. O nível máximo de tensão em uma saída de circuito lógico no estado lógico 0 sob condições de carga definidas.

I_{IH} – Corrente de Entrada de Nível Alto. Corrente que flui para uma entrada quando uma tensão de nível alto específica é aplicada a essa entrada.

I_{IL} – Corrente de Entrada de Nível Baixo. Corrente que flui para uma entrada quando uma tensão de nível baixo específica é aplicada a essa entrada.

I_{OH} – Corrente de Saída de Nível Alto. A corrente que flui de uma saída no estado lógico 1 sob condições de carga específicas.

I_{OL} – Corrente de Saída de Nível Baixo. A corrente que flui de uma saída no estado lógico 0 sob condições de carga específicas.

8.1 Terminologia de CIs Digitais

- Geralmente é preciso uma saída de circuito lógico para alimentar várias entradas lógicas:

Às vezes todos os CIs são da mesma família lógica, mas vários sistemas podem possuir uma mistura de várias famílias lógicas.

Fator de carga (*fan-out*) é o número máximo de entradas lógicas que uma saída consegue alimentar de forma confiável.

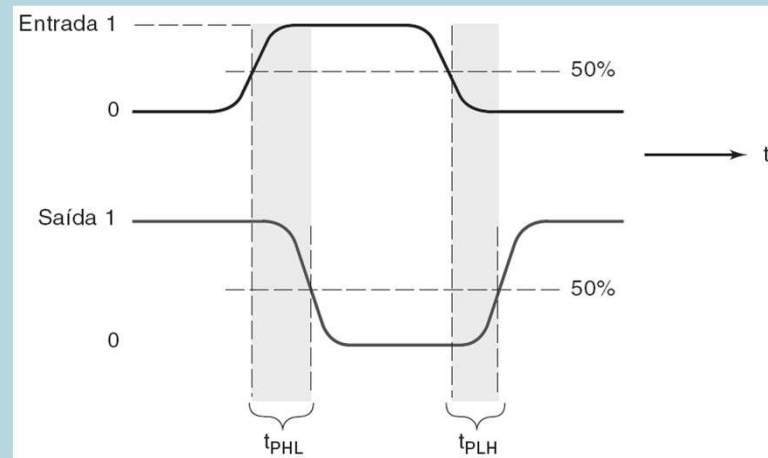
8.1 Terminologia de CIs Digitais

Atraso de propagação:

- Um sinal lógico sempre sofre um atraso enquanto atravessa o circuito. Os dois tempos de atraso de propagação são definidos como:

t_{PLH} – Tempo de atraso de ida do estado lógico 0 para 1 (BAIXO para ALTO)

t_{PHL} – Tempo de atraso de ida do estado lógico 1 para 0 (ALTO para BAIXO)



8.1 Terminologia de CIs Digitais

Requisitos de potência:

- Todo CI precisa de uma certa potência elétrica para operar.

É suprida por uma ou mais tensões da fonte de alimentação conectada em V_{CC} (TTL) ou V_{DD} (dispositivos MOS).

Para vários CIs, a corrente drenada da fonte varia de acordo com os estados lógicos dos circuitos no chip.

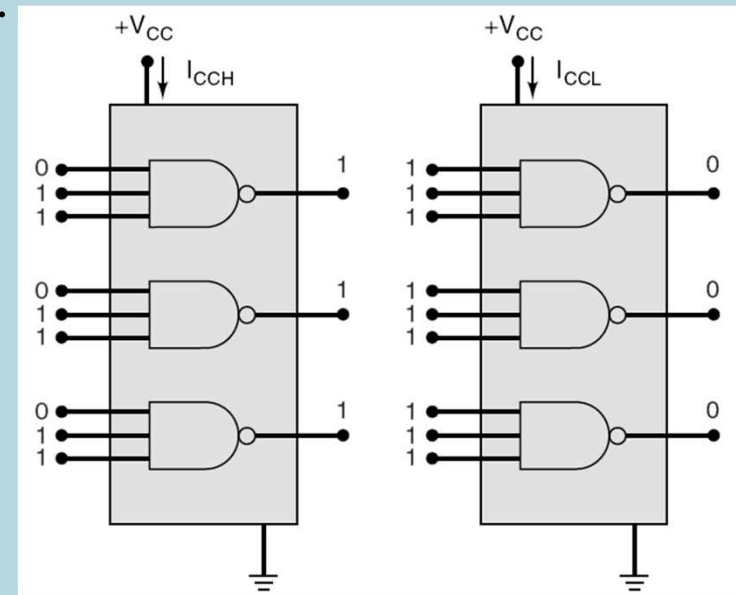
8.1 Terminologia de CIs Digitais

Requisitos de potência:

- A quantidade de tensão que um CI precisa é determinada pela corrente, I_{CC} (ou I_{DD}) que ele drena da fonte.
 - Potência é o produto de $I_{CC} \times V_{CC}$ ($I_{DD} \times V_{DD}$).

Em alguns circuitos lógicos, a corrente média é calculada baseando-se na hipótese que as saídas lógicas estão no nível BAIXO metade do tempo e ALTO na outra metade.

$$I_{CC(\text{avg})}^{\text{méd}} = \frac{I_{CCH} + I_{CCL}}{2}$$



8.1 Terminologia de CIs Digitais

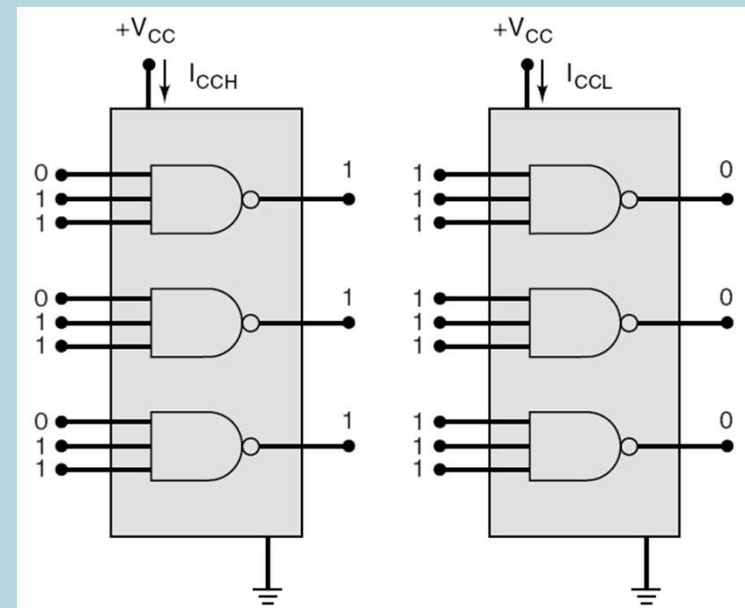
Requisitos de potência:

- A quantidade de tensão que um CI precisa é determinada pela corrente, I_{CC} (ou I_{DD}) que ele drena da fonte.
 - Potência é o produto de $I_{CC} \times V_{CC}$ ($I_{DD} \times V_{DD}$).

$$I_{CC}(\text{ méd }) = \frac{I_{CCH} + I_{CCL}}{2}$$

pode ser reescrito para calcular a potência média dissipada:

$$P_D(\text{ méd }) = I_{CC}(\text{ méd }) \times V_{CC}$$



8.1 Terminologia de CIs Digitais

Ruído:

- Campos elétricos e magnéticos podem induzir tensões nos fios que conectam os circuitos lógicos.

Chamados ruídos, esses sinais não desejados podem as vezes alterar a operação do circuito.

8.1 Terminologia de CIs Digitais

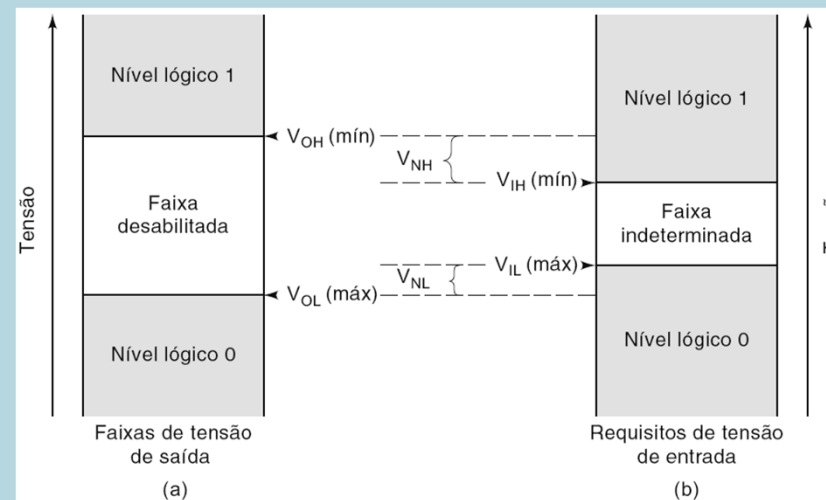
- Imunidade a ruídos refere-se a habilidade do circuito para tolerá-los sem alterações na tensão de saída:
É medida quantitativamente como margem de ruído.

Margem de ruído de nível alto:

$$V_{NH} = V_{OH}(\text{mín}) - V_{IH}(\text{mín})$$

Margem de ruído de nível baixo:

$$V_{NL} = V_{IL}(\text{máx}) - V_{OL}(\text{máx})$$



As especificações das tensões de entrada e saída para a família TTL padrão estão listadas na tabela abaixo. Use esses valores para determinar as respostas dos problemas propostos.

- a) A maior amplitude de um spike de ruído que pode ser tolerada quando uma saída em nível ALTO aciona uma entrada.
- b) A maior amplitude de um spike de ruído que pode ser tolerada quando uma saída em nível BAIXO aciona uma entrada.

Parâmetro	Mín (V)	Típico (V)	Máx (V)
V_{OH}	2,4	3,4	
V_{OL}		0,2	0,4
V_{IH}	2,0*		
V_{IL}			0,8*

* Normalmente os valores mínimo de V_{IH} e máximo de V_{IL} são dados.

8.1 Terminologia de CIs Digitais

Tensão inválida:

- Para funcionar corretamente, os níveis de tensão de entrada do circuito lógico devem ficar fora dos limites de indeterminação.

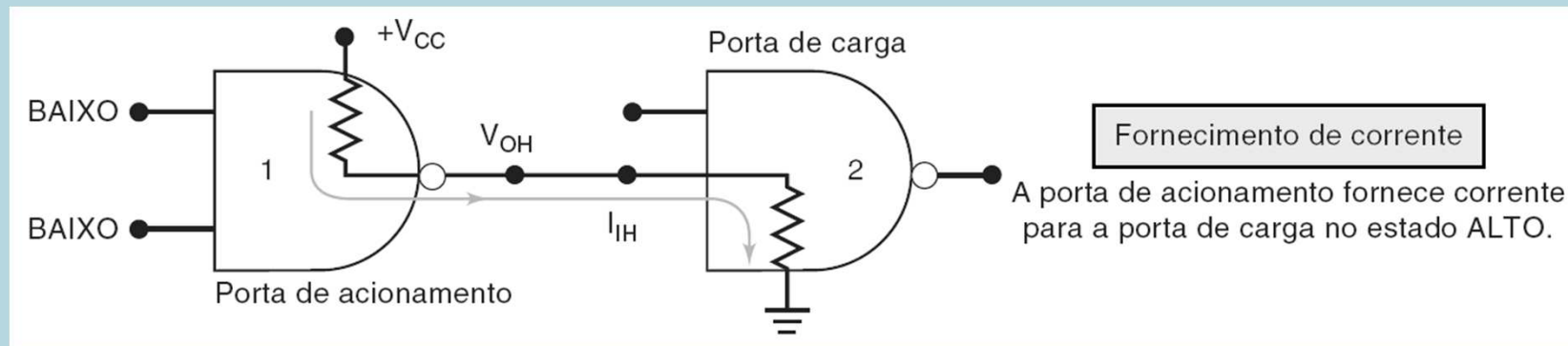
Menor que V_{IL} (máx) ou maior que V_{IH} (mín).

Níveis de tensão inválidos produzem uma saída imprevisível.

- É importante saber os limites de tensão válidos para a família lógica que está sendo usada para que condições inválidas possam ser reconhecidas nos testes ou na resolução de problemas.
- As famílias lógicas podem ser descritas pela forma que flui a corrente entre a saída de um circuito lógico e a entrada de outro.

8.1 Terminologia de CIs Digitais

Fornecedor/Absorvedor de corrente:



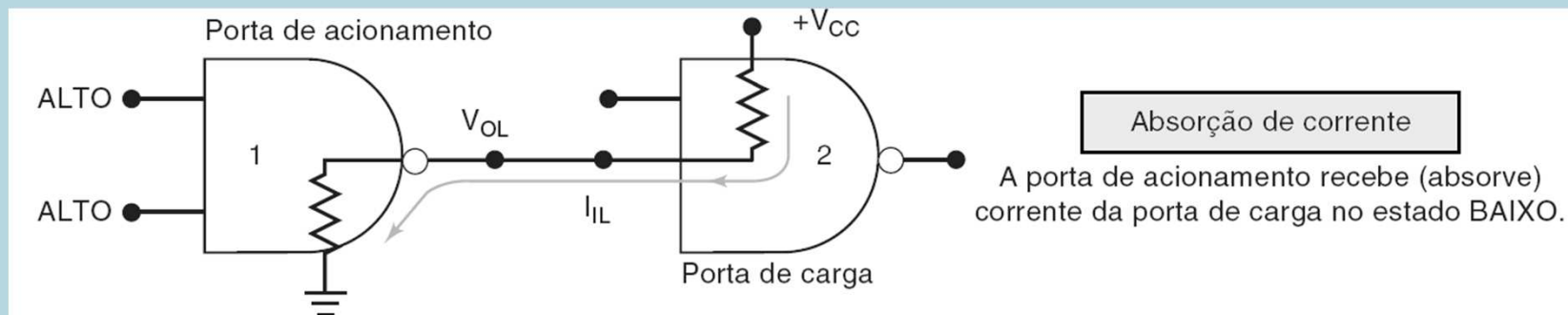
• Ação de fornecedor de corrente:

Quando a saída da porta 1 é ALTA, ela provê corrente I_{IH} para a entrada da porta 2, que age essencialmente como uma resistência ligada ao terra.

A saída da porta 1 está agindo como uma fonte de corrente para a entrada da porta 2.

8.1 Terminologia de CIs Digitais

Fornecedor/Absorvedor de corrente:



- Ação de absorvedor de corrente:

Circuito de entrada da porta2 é representado como uma resistência acoplada a $+V_{CC}$, o terminal positivo da fonte de energia.

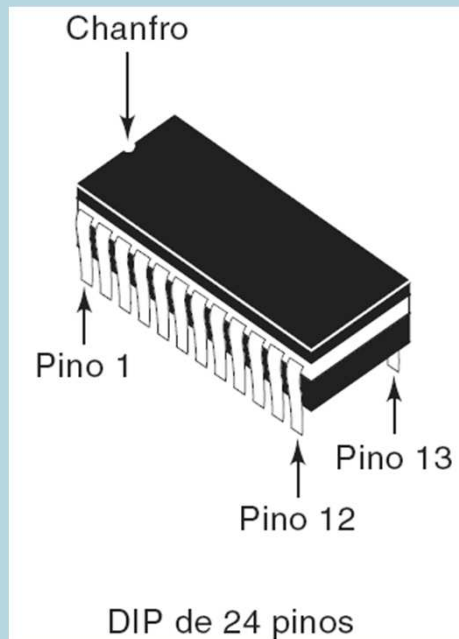
Quando a saída da porta1 vai para o nível BAIXO, a corrente fluirá do circuito de entrada da porta2 de volta pela resistência da saída da porta1 para o terra.

A saída do circuito que alimenta a entrada da porta2 deve ser capaz de drenar uma corrente, I_{IL} , vindo da entrada.

8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:

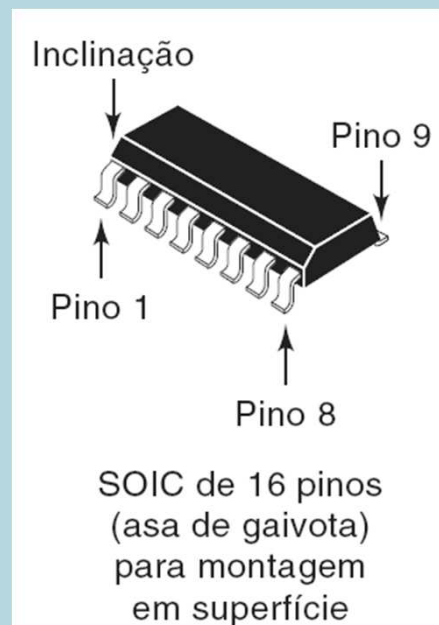
- Existem vários tipos de encapsulamentos de CIs, diferenciando-se por tamanho, condições de consumo de potência e ambientais, e forma de montagem na placa de circuito.



8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:

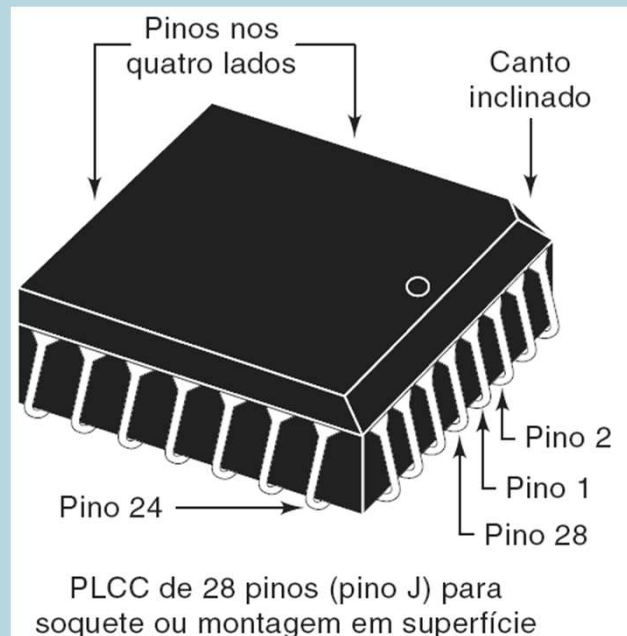
- Os métodos de fabricação atuais usam tecnologia de montagem em superfície (*surface-mount technology* - SMT), em que um CI é colocado sobre ilhas condutivas na superfície da placa.



8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:

- A necessidade de mais conexões para CIs mais complexos resultou em outro encapsulamento muito popular que possui pinos em todos os quatro lados do chip.



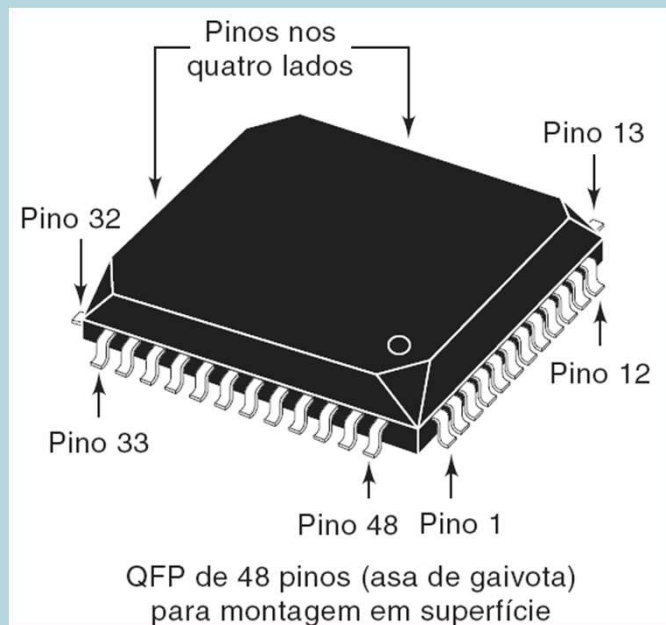
Componentes PLCC possuem pinos em forma de J que dobram embaixo do CI. Esses componentes podem ser montados na superfície de uma placa de circuito mas também podem ser colocados em sockets especiais.

Comumente usados em componentes que precisam ser trocados para reparo ou upgrade.

8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:

- A necessidade de mais conexões para CIs mais complexos resultou em outro encapsulamento muito popular que possui pinos em todos os quatro lados do chip.

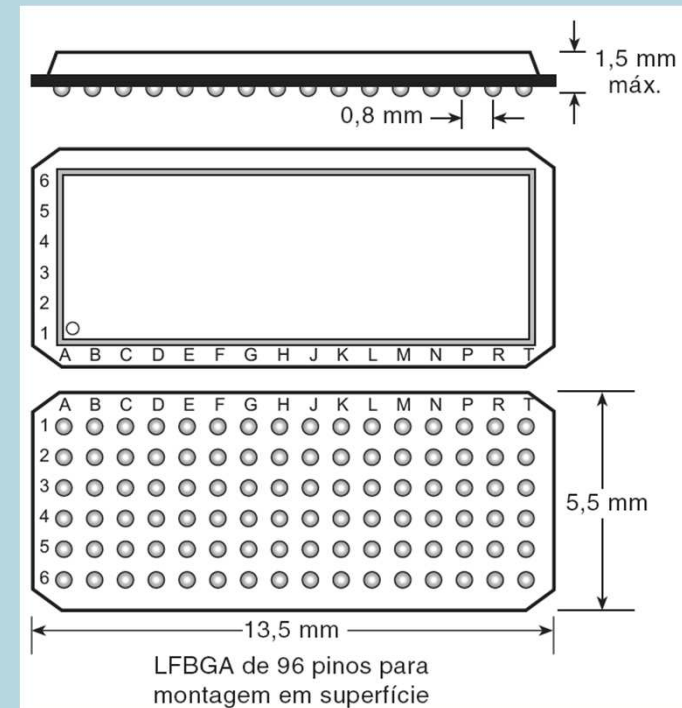


Componentes QFP e TQFP possuem pinos em todos os quatro lados.

8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:

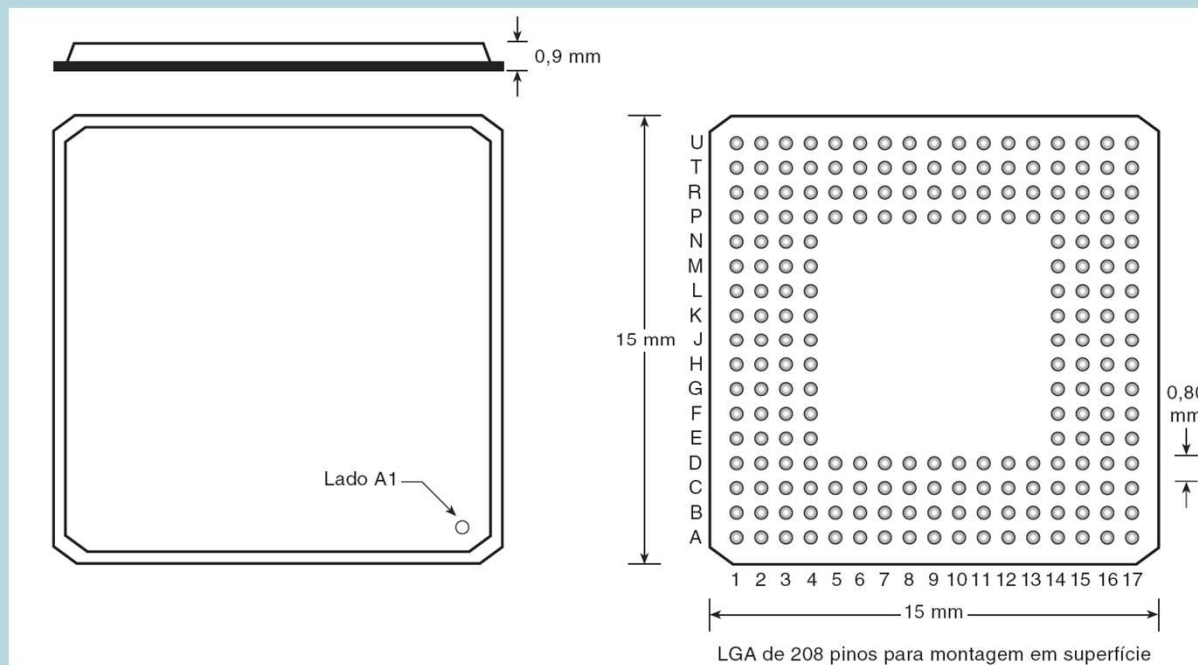
- O encapsulamento BGA (*ball grid array*) utiliza terminais esféricos arranjados em grade, e permite uma densidade ainda maior.
- O PGA (*pin grid array*) é uma forma de encapsulamento similar, utilizado quando os componentes devem ser colocados em um soquete para permitir fácil remoção.
- O PGA possui longos pinos ao invés de esferas de contato (BGA) em cada posição da grade.



8.1 Terminologia de CIs Digitais

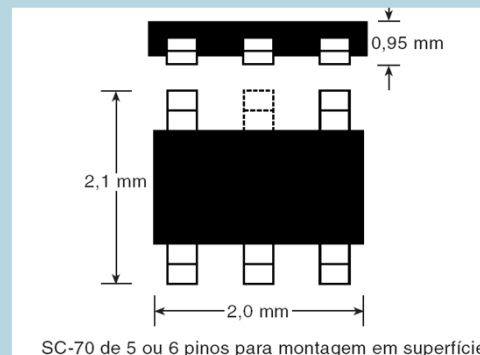
Encapsulamento de CIs:

- O encapsulamento LGA (*land grid array*) é essencialmente um encapsulamento BGA sem as esferas de solda aclopadas.



8.1 Terminologia de CIs Digitais

Encapsulamento de CIs:



Sigla	Nome do encapsulamento	Altura	Passo entre pinos
DIP	Dual-in-line package	200 mils (5,1 mm)	100 mils (2,54 mm)
SOIC	Small outline integrated circuit	2,65 mm	50 mils (1,27 mm)
SSOP	Shrink small outline package	2,0 mm	0,65 mm
TSSOP	Thin shrink small outline package	1,1 mm	0,65 mm
TVSOP	Thin very small outline package	1,2 mm	0,4 mm
PLCC	Plastic leaded chip carrier	4,5 mm	1,27 mm
QFP	Quad flat pack	4,5 mm	0,635 mm
TQFP	Thin quad flat pack	1,6 mm	0,5 mm
LFBGA	Low-profile fine-pitch ball grid array	1,5 mm	0,8 mm
LGA	Land grid array	0,9 mm	0,8 mm